

パワー回路を有する機器のノイズ低減技法に関する研究

井 尻 和 夫*

【要 旨】

近年、電子機器のEMC規制の環境は成熟したものとなり、この環境に適合しないことは国際市場から製品を排除される結果を招くことと一体のものとなっている。国内においても不完全なノイズ対策は、製品の相対的な競争力を低下させる結果を招く可能性があり、早急なEMC問題への対応が求められている。

当センターに持ち込まれたEMC関連の相談の中では、電力機器に共通する古くて新しい技術的要素を持つ回路設計と実装技術に関するものが多く、様々な回路構成を持つ電力制御機器に共通するノイズ問題とそれを解決するためのノイズ低減技術が求められている。

本研究は、こうした環境に対応して行くために、パワー回路配線網を有する機器のノイズ低減技術について改めて検証したものである。

1 緒 言

近年、新たに実施された電源高調波規制への適合と、スイッチング電源やインバータ等の電力制御機器のさらなる高効率化を進めるために、電源回路の低ノイズ化と回路系の最適化が改めて求められている。

当センターに持ち込まれる電力制御機器のEMC対策に関する相談の多くは、回路構成と配置配線が出力容量と生産コストに依存していびつな様相を呈しているものもあり、後対策に終始する危機的な対応を求められる場合が多いが、今後は、基本設計段階からEMC問題を考慮した対応が必要となってきた。

本研究では、様々な回路構成を持つスイッチング電源やインバータに共通するノイズ問題を整理し、ノイズ発生原因の特定とノイズ低減技術を改めて検証すると共に、パワー回路の配線網を有する機器内配線のクロストークの軽減とAC電源回路部の実装技術に関する技術的な検証を行った。

2 実験方法

ここでは、パワースwitching回路を有する電力制御機器の主要なEMC問題の特徴を整理すると共に、基本的なノイズ低減技術を再確認することを目的として、ノイズの発生原因と伝送路に関する計測・回路解析・対策方法について検討することにした。

2. 1 共通するノイズ問題

電力制御機器に内在するノイズ問題の多くは、次の3つに分類される。

- ① スwitching素子のスルーレートとスswitching周波数の高調波ノイズの問題
- ② 回路部品と回路パターン・配線網に寄生するリアクタンスの過渡応答による減衰振動波ノイズの問題
- ③ ①②の電力ノイズの伝送・受信経路の問題
 - ・回路パターンや構成部品間での相互干渉
 - ・機器内配線網・シャーシ・筐体の間の伝導・放射・クロストークとシールド不良
 - ・機器内外の配線とその接続部のフィルタ不良とクロストーク

* 研究開発課

2. 2 パワースイッチング回路のノイズ解析

パワースイッチング回路の特徴的なノイズ問題を検証するため、図1に示すようなスイッチング電源の基本的な回路を取り上げ、ノイズの発生源、伝送路、受信経路の特定とノイズ対策に関する手法を、過渡応答解析とSパラメータ解析を併用した回路解析を行い検証することにした。回路解析には、高周波・マイクロ波EDAツール¹⁾を使用した。

3 実験結果

3. 1 共通するノイズ問題

当センターに持ち込まれた電力機器の主要なノイズ問題を次の①～⑥に列記する。その多くは、コンパクト化とコストの制約から生じているいびつなノイズ問題があり、効果的なローコストのノイズ低減方法が求められている。

〈電力機器の主要なノイズ問題〉

① 1～2層基板とディスクリート部品多用により電源・GNDパターンが細くて長い

パワー回路系の構成部品が分散配置されているためにパワー回路のパターン・配線が長く、回路構成部品と配線網に内在するリアクタンスに依存した衰振動波（リングングノイズ）がスイッチング時に発生し、スイッチング波形の高調波に重畳した大きなリングングノイズの伝導・放射ノイズの問題を生じている。

② パワースイッチング回路のノイズ抑制回路のチューニング不良

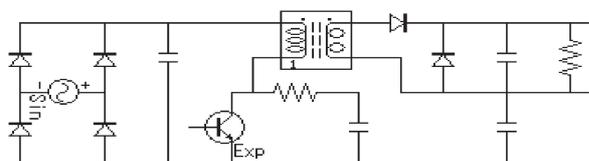


図1 スイッチング電源の基本回路

パワー制御回路に高速のパワーMOS、IGBT、スイッチングダイオードを多用しているが、フィルタ・スナバ等のインピーダンスのマッチングが取れていないために、スイッチング時の高周波電力ノイズを十分抑制できていない。

③ パワー制御素子の放熱フィンの不完全接地

素子と放熱フィンとの結合容量は、数100pFあり、不完全接地された放熱フィンがノイズ放射アンテナとして作用し、筐体のシールドング不良の原因となっている。

④ 電源ラインフィルタの特性とFG接地の不良

電源高調波を抑制するアクティブフィルタは、回路構成上フィルタのスイッチングノイズを抑制する大型のラインフィルタを必要とし筐体を大型化させる要因となっている。さらに、ラインフィルタの接地線に大きなノイズ電流が流れるために、接地線のインダクタンスがフィルタ特性を低下させている。

⑤ 配置・配線の不良によるクロストーク

電源ラインフィルタ周辺と、パワースイッチング回路周辺の配置・配線が、機器の外部配線と内部配線を混在させているために配線間のクロストークが大きく、各種のフィルタ機能とその特性を十分引き出せず、多段フィルタや外配線網にフィルタの追加を余儀なくされているものもある。

また、機内配線用として設計されたパワーユニットが、機外配線を前提とする機内・機外配線の混在する制御機器、制御盤に多用されている。

⑥ 出力回路のフィルタ不良とコモン電位抑制用コンデンサの不完全接地

パワーインバータやスイッチング電源の出力部に必要とされるラインフィルタの不備と、コモン電位抑制用コンデンサの不完全接地が、出力ケーブルや制御するモータからのノイズ放射

原因となっている。

3. 2 パワースイッチング回路のノイズ解析

基本構成部品とその配置・配線に依存したインピーダンス特性、伝送特性、クロストーク等の特徴を捕えるため、最もシンプルな回路でのシミュレーション結果を次に示す。

(1) 回路構成部品のインピーダンス/伝送特性

① 配線長に依存した共振現象

配線長やディスクリート部品のリードフレーム

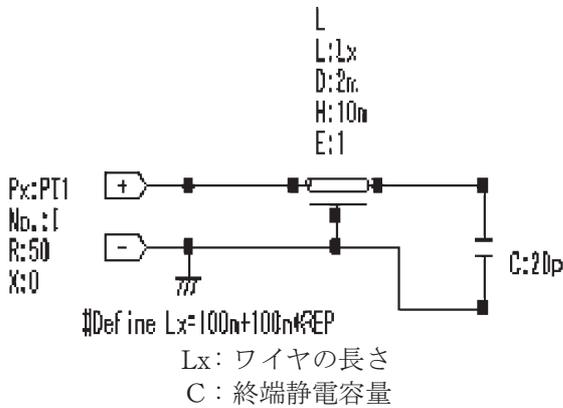


図2 オープンワイヤーのインピーダンス特性

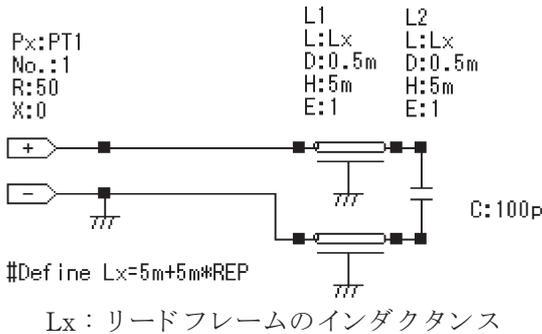
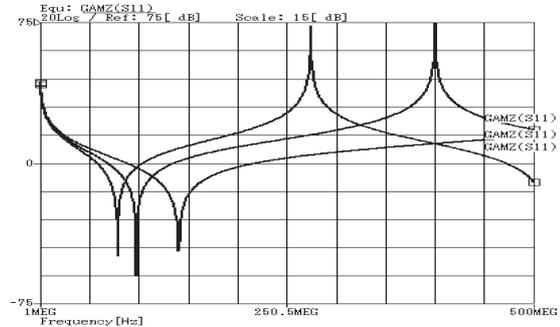


図3 リードフレーム付きコンデンサのインピーダンス特性

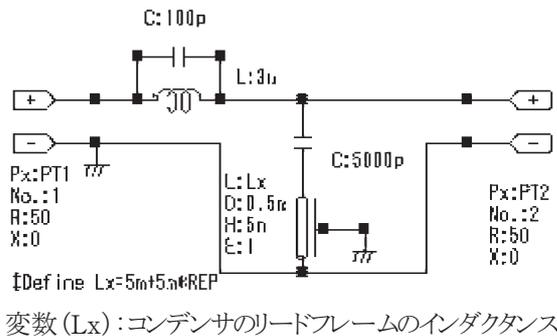
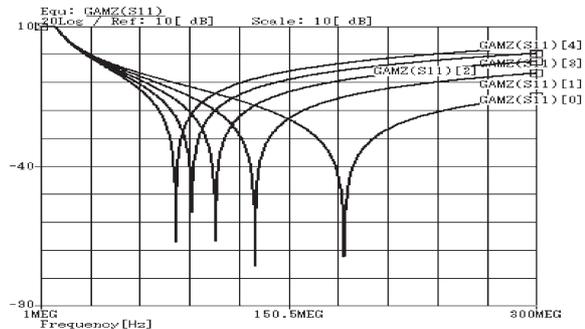
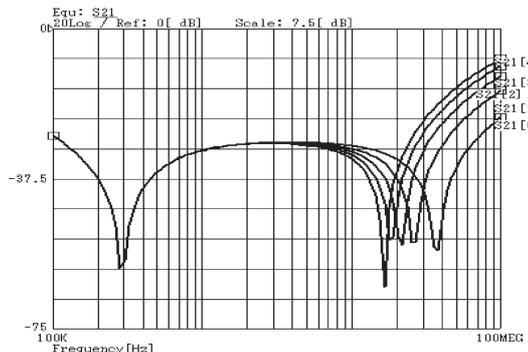


図4 ラインフィルタの高域伝送特性



ム長に依存した回路網の共振現象の周波数特性を図2、図3に示す。

② 電源ラインフィルタの伝送特性

電源ラインフィルタの下限周波数は、フィルタを構成するLCのローパスフィルタの定数で決定されるが、上限周波数は、コイルに浮遊する静電容量: Cxと、ライン間コンデンサのリードフレームに寄生するインダクタンス: Lxとで構成されたハイパスフィルタの特性で決定付けられる。図4、図5にCx, Lxを変化させた場合の伝送特性を示す。

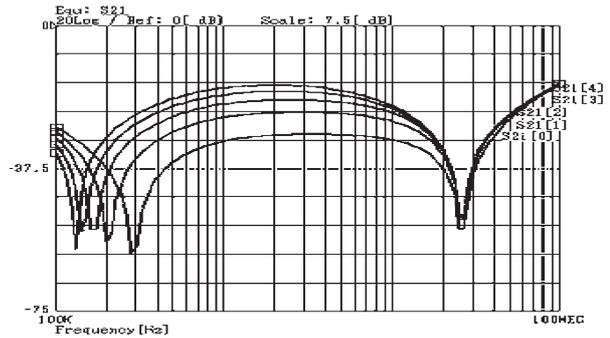
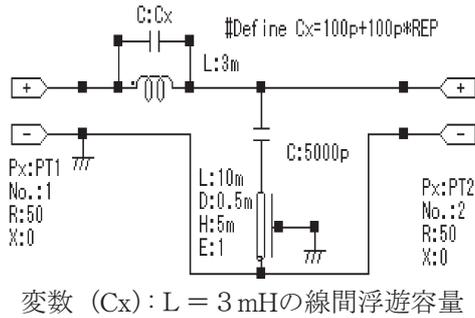


図5 ラインフィルタの低域伝送特性

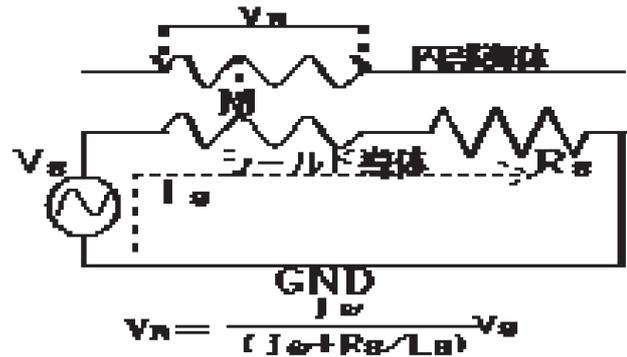
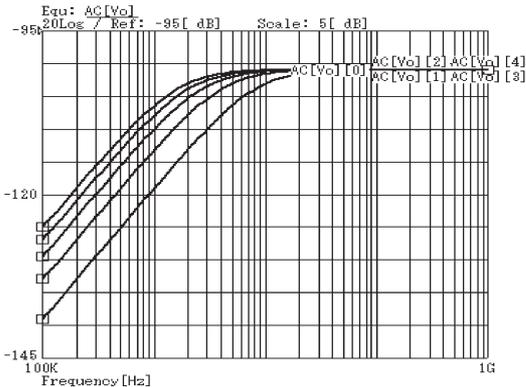
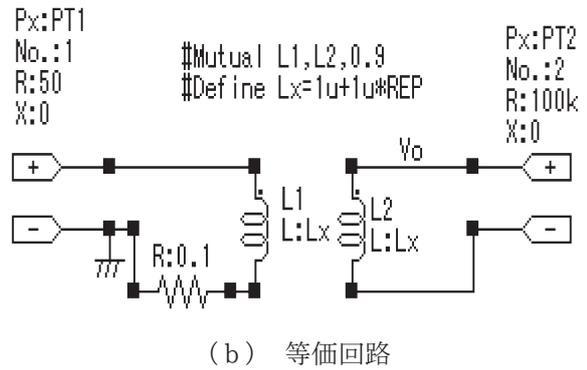
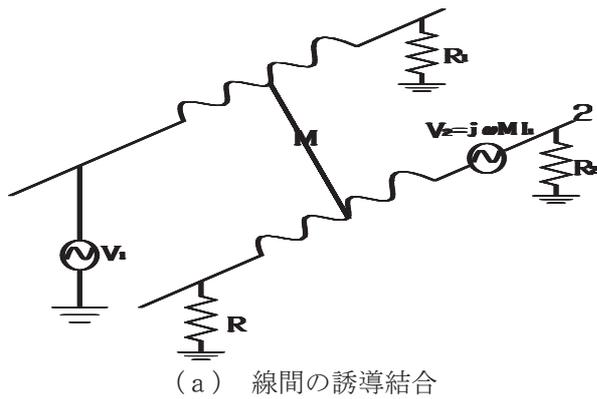


図6 配線間のクロストーク (誘導結合)

③ 配線間のクロストーク (誘導結合)

図6 (a) は、配線間の誘導結合によるクロストークを明示したもので、(b) (c) は、その等価回路とLxに依存した伝送特性の変化を示している。(d) は、シールド線の等価回路を示したもので、シールド胴体とGNDとの閉ループ電流の誘導結合によって内部胴体に誘起される電位: V_Nを明示したものである。

④ 配線間のクロストーク (容量結合)

図7は、配線間の容量結合によるクロストークを明示したもので、配線1のV_{1G}によって配線2に誘起される電位は、配線の接地間容量、線間容量、配線2の接地抵抗に依存して(1)式で表現される。配線間の結合容量は(4)式で与えられる。

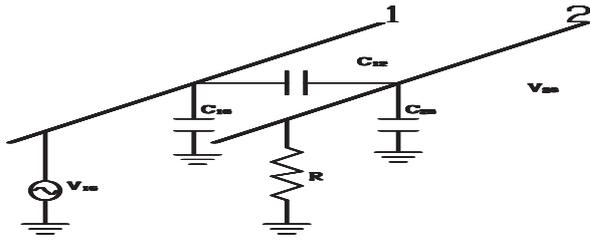


図7 配線間のクロストーク（容量結合）

$$V_{NG} = \frac{j\omega(C_{12}(C_{12}+C_{2G}))}{j\omega+1/R(C_{12}+C_{2G})} V_1 \quad (1)$$

$R \ll 1/j\omega(C_{12}+C_{2G})$ ならば

$$V_{NG} = j\omega R C_{12} V_1 \quad (2)$$

$R \gg 1/j\omega(C_{12}+C_{2G})$ ならば

$$V_{NG} = C_{12} / (C_{12}+C_{2G}) \quad (3)$$

$$C_{12} = \pi \epsilon / \cos^{-1}(D/d) \quad (F/m) \quad (4)$$

⑤ スイッチング電源の等価回路と雑音解析

図8に、図1に示したスイッチング電源の基本

回路の素子と回路パターンに寄生するリアクタンスを考慮した過渡応答解析をするための等価回路図を示す。

各素子の接続点間の配線パターンに

寄生するインダクタンス：100nH

パワートランジスタと放熱フィンとの

結合リアクタンス（LCの直列回路）

：L=100nH、C=100pF

パルストランスの入出力容量：400pF

（主回路の電圧・電流波形）

次に示す主回路の電圧は、電源投入後100μs経過した時点の各ポイントとグランド間の電圧を示している。

図9に示すシミュレーション結果から得られた波形は、各回路とも定常状態に達していない時点の波形であるが、各波形とも、定常状態にあるパワートランジスタのスイッチング時の過渡応答波形と同等の波形を示している。

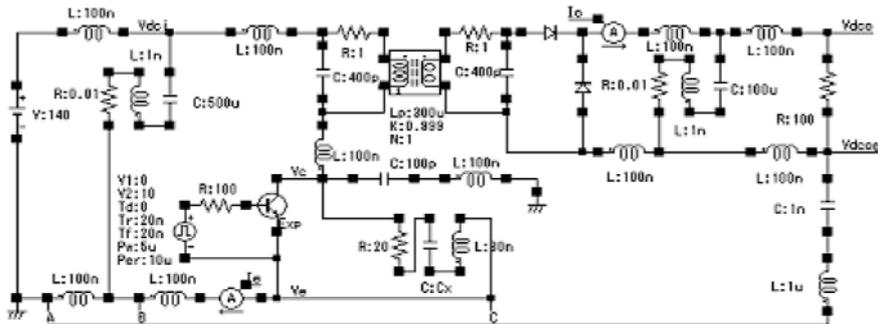


図8 過渡応答解析をするための等価回路図

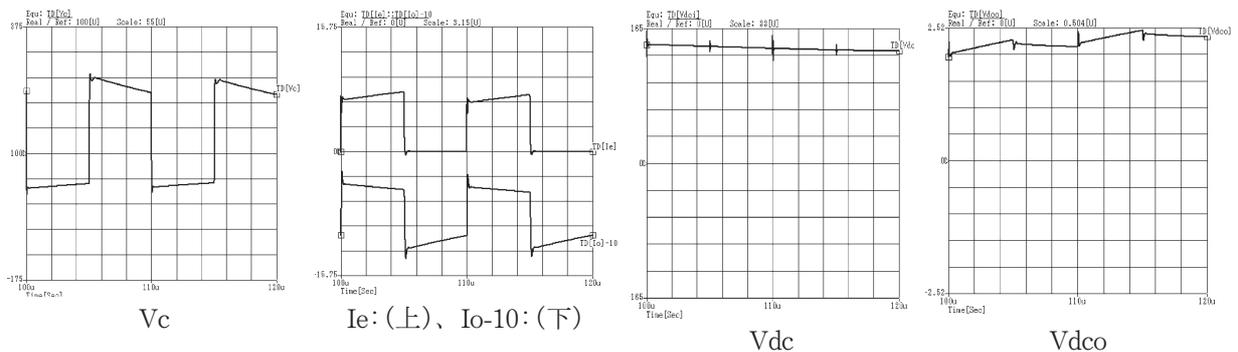


図9 主回路の過渡応答波形

Vc : パワートランジスタのコレクター電圧
 Vdc : 入力電源側の電解コンデンサの電圧
 Vdco: DC出力側の電圧
 Ie : パワートランジスタからのグランドリターン電流
 Io-10: DC出力側の平滑回路の電流

〈共通インピーダンスによるノイズ電位の発生〉

DC出力の0VラインとGND間のコンデンサ接続箇所の違いにより誘起される0Vラインのノイズ電圧波形 (Vdcog) を図10に示す。接続点A、B、Cは、図8下方のグランドライン上に位置する接続点である。グランドラインの寄生インダクタンスが、共通インピーダンスとして作用し接続される回路網からのノイズ放射の原因となっていることを示している。

〈過渡応答解析法による主回路のスナバー回路のチューニング〉

図8のパワートランジスタのコレクター、エミッター間に接続するスナバ回路の応答波形を図11に示す。(b)、(c)は、立ち上がり、立ち下がり部のリングングノイズを拡大したもので、スナバ回路のコンデンサ: Cxを変化させた時のリングングノイズの低減効果を示している。

〈Sパラメータ法による主回路のスナバー回路のチューニング〉

Sパラメータ法によるスナバー回路のチューニングは、図8の等価回路のパワートランジスタを取り外して入力ポートを接続し、DC出力の0Vラインに出力ポートを接続した図12の回路構成で行った。

図13の①②③は、Cxを変化させた時に生じるデータの変化を示している。

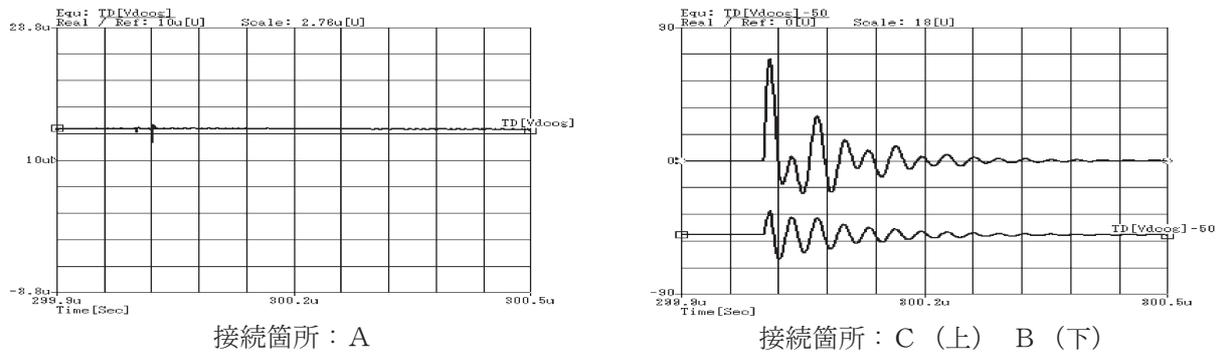


図10 DC出力の0Vラインの過渡応答波形

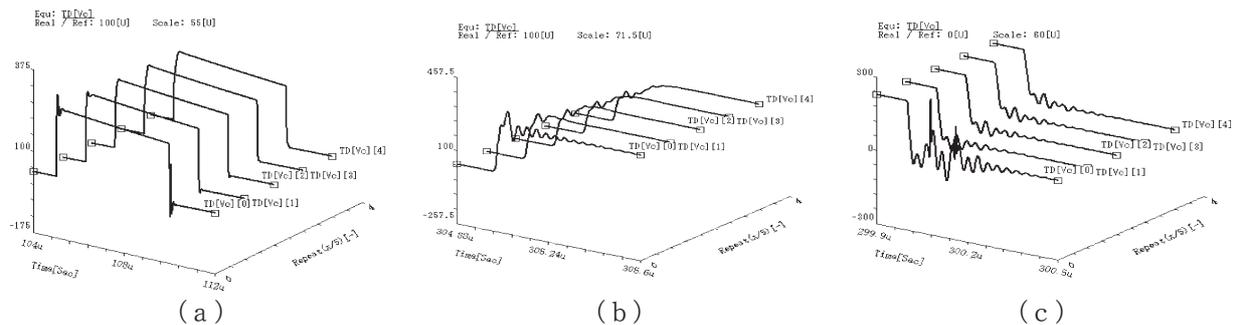


図11 パワートランジスタのVcの電圧波形

- ① 出力ポートから見たインピーダンス
- ② 入力ポートから見たインピーダンス
- ③ 入出力間の伝送特性

②の中央部の凸型の変位は、スナバ回路のC_xの変化に依存した接続点の並列共振状態の変化を示しており、この変化から共振状態を低減するC_xのチューニングが可能である。

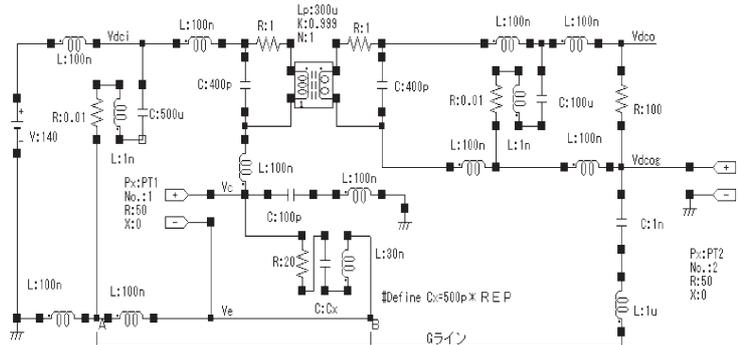


図12 Sパラメータ解析するための等価回路図

3.3 実回路の回路評価

写真1は、既に廃品となったスイッチング電源で、十分なノイズ対策がされていない例である。裏面の写真は、表面と対比できるように左右反転させている。

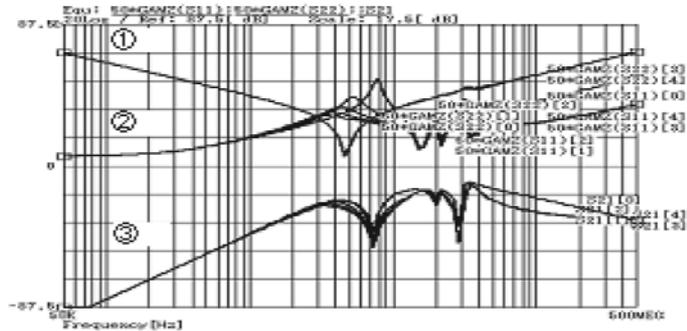


図13 変数：スナバコンデンサPT 1,2のZ,S12特性

このスイッチング電源は、EMCの視点から見ると次のような構造上の問題があげられる。

- ① 2層基板を使用しており、パワー回路のパターンが細くて長い。
 - ・0Vラインのインダクタンスが大きく、スイッチング回路のグラウンドリターン電流による共通インピーダンスの問題が発生している。
- ② 出力回路の0Vラインのコンデンサ接地点が、パワー素子の0Vラインの延長線上にある。
 - ・共通インピーダンスによる共通モードノイズを出力ラインに重畳させ、電界放射源を形成している。
- ③ ラインフィルタ周辺回路パターンが混線している。
 - ・フィルタの1、2次の配線パターンのクロストークが大きくラインフィルタが有効に機能しない。

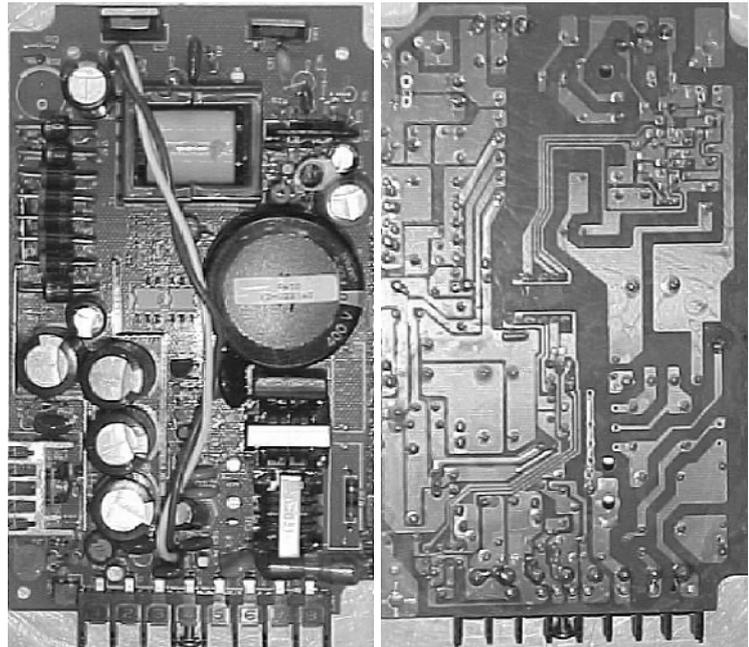


写真1 スwitchング電源の実回路例

- ④ パルストランス上にDCの出力線が空中配線されている。
 - ・ワイヤ配線が、トランス近傍のパルス性磁界によるクロストークを受けている。
- ⑤ 整流ダイオードとスイッチング素子の放熱フィンが共有され不完全に接地されている。

・電界放射アンテナとなっている。(写真では、放熱フィンが外れている。)

⑥ 1つの端子台にAC入力と、DC出力端子が近傍に配置されている。

・機外配線のACラインと、機内配線のDCラインとのクロストークが発生し、②のノイズや内部回路網のデジタルノイズをACラインに重畳させる。また、ACラインから進入してくる外来ノイズをDCラインに重畳させ内部の回路網に伝搬させる等の可能性がある。

4 考察

今回は、スイッチング電源を取り上げ、パワースイッチング回路を有する電子機器に共通している特徴的なノイズ問題とその解決方法を整理すると共に、回路シミュレータを用いた過渡応答解析とSパラメータ解析によって実装状態に起因して発生するスイッチングノイズ波形の解析と、スナバ回路のチューニング、グラウンドの取り方等、効果的なノイズ対策の方法を検証することができた。

例示した実回路基板のEMC評価では、回路構成部品と配置・配線に依存したノイズ問題が発生していることを明示し、問題解決の方向を裏付ける結果を得ることができた。

ここに取り上げた、ノイズ問題は、スイッチング電源やインバータ機器等パワー回路を有する回路系に共通するものであるが、数100W以上の高出力機器では、パワー素子と配線網が3次元配置となり、クロストークの問題をさらに複雑にしているために、その対策には機器のシールドリング、グランディング、フィルタ等による補強が必要となる。また、近年規制が開始された電源高調波規制に対応していくためには、リアクトルや、アクティブフィルタ等が必要となり、電源フィルタの大型化の問題が新たに生じている。

5 結言

今日、国際市場でのEMC規制環境に製品を適合させることは、製品開発の必須要件であり、環境への対応の遅れは、市場から製品を排除される結果を招くことになる。国内市場においても不完全なノイズ対策は、相対的な競争力を低下させる原因となるため早急な対応が求められている。

今回取り上げた電力制御機器に共通するEMC問題の解決への提示は、古くて新しい技術的要素を持つ回路設計と実装技術の改良方法を示したもので、関連企業が製品開発の基本設計段階から提示した要素技術を参考にされることを期待します。

1) 株式会社エム・イー・エル製

高周波・マイクロ波EDAツール：S-NAP/Pro

(参考文献)

実践ノイズ低減技法 ジャテック出版 HENRY W.OTT/著 出口博一 監訳